

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年11月 1日

出 願 番 号

Application Number:

特願2000-373539

出 願 人

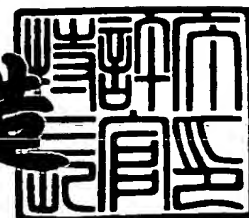
Applicant(s):

本田技研工業株式会社

2001年 4月27日

特許庁長官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3035439

【書類名】 特許願

【整理番号】 H100179502

【提出日】 平成12年11月 1日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 5/335

【請求項の数】 2

【発明者】

 【住所又は居所】 埼玉県狭山市新狭山1丁目10番地1 ホンダエンジニアリング株式会社内

 【氏名】 篠塚 典之

【発明者】

 【住所又は居所】 埼玉県狭山市新狭山1丁目10番地1 ホンダエンジニアリング株式会社内

 【氏名】 笛木 信宏

【発明者】

 【住所又は居所】 埼玉県狭山市新狭山1丁目10番地1 ホンダエンジニアリング株式会社内

 【氏名】 栗田 次郎

【発明者】

 【住所又は居所】 埼玉県狭山市新狭山1丁目10番地1 ホンダエンジニアリング株式会社内

 【氏名】 武部 克彦

【特許出願人】

 【識別番号】 000005326

 【住所又は居所】 東京都港区南青山二丁目1番1号

 【氏名又は名称】 本田技研工業株式会社

 【代表者】 吉野 浩行

【代理人】

 【識別番号】 100077746

【住所又は居所】 神奈川県横浜市中区弁天通り 2 丁目 2 5 番地 関内キャ
ピタルビル 6 F

【弁理士】

【氏名又は名称】 鳥井 清

【電話番号】 045-201-7858

【先の出願に基づく優先権主張】

【出願日】 平成12年10月 5日提出の特許願

【整理番号】 H100179501

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9806413

【書類名】 明細書

【発明の名称】 イメージセンサ

【特許請求の範囲】

【請求項 1】 入射光量に応じて光電変換素子に流れるセンサ電流を MOS 型トランジスタを用いて弱反転状態で対数出力特性をもって電圧信号に変換するようにした光センサ回路を画素単位として、複数の画素をマトリクス状に配設して、各 1 ライン分の画素列を順次選択する画素列選択回路およびその選択された画素列における各画素を順次選択する画素選択回路によって各画信号の時系列的な読出し走査を行わせるようにしたイメージセンサにおいて、各 1 ライン分の画素列の選択に先がけて、そのときの選択の対象となる画素列における各画素の前記 MOS 型トランジスタのドレイン電圧を所定時間だけ定常よりも低い値に切り換えて、前記光電変換素子の寄生容量に蓄積された電荷を放電させる電圧切換回路を設けたことを特徴とするイメージセンサ。

【請求項 2】 1 ライン分の画素列における各画素の出力側にサンプルアンドホールド回路を設けたことを特徴とする請求項 1 の記載によるイメージセンサ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】

本発明は、光電変換素子の寄生容量を充放電させてセンサ信号を得るようにした光センサ回路を画素単位に用いたイメージセンサに関する。

【0002】

【従来の技術】

従来、MOS 型のイメージセンサにあっては、その 1 画素分の光センサ回路が、図 1 に示すように、入射光 L_s の光量に応じたセンサ電流を生ずる光電変換素子としてのフォトダイオード PD と、その寄生容量 C の充放電を行わせるためのトランジスタ Q1 と、フォトダイオード PD の端子電圧 V_{pd} を増幅するトランジスタ Q2 と、画信号読出し信号 V_s のパルスタイミングをもって画信号 V_o を出力する MOS トランジスタ Q3 とからなっている。そして、トランジスタ Q1

のゲート電圧 V_G をオーバフロートレインとして機能させるためのレベルに固定して、フォトダイオードPDに流れるセンサ電流を弱反転状態で対数出力特性をもって電圧信号に変換させるようにして、ダイナミックレンジを拡大して光信号の検出を高感度で行わせることができるようにしている。

【0003】

【発明が解決しようとする課題】

解決しようとする問題点は、入射光量に応じて光電変換素子に流れるセンサ電流をMOS型のトランジスタを用いて弱反転状態で対数出力特性をもって電圧信号に変換するようにした光センサ回路を用いたイメージセンサでは、光電変換素子の入射光量が少なくなると残像が生じてしまうことである。

【0004】

前述した光センサ回路では、フォトダイオードPDに十分な光量をもって入射光 L_s が当たっているときには、トランジスタQ1には十分なセンサ電流が流れることになり、そのトランジスタQ1の抵抗値もさほど大きくないことから、イメージセンサとして残像を生ずることがないような十分な応答速度をもって光信号の検出を行わせることができる。

【0005】

しかし、フォトダイオードPDの入射光 L_s の光量が少なくなってトランジスタQ1に流れる電流が小さくなると、トランジスタQ1はそれに流れる電流が1桁小さくなるとその抵抗値が1桁大きくなるように動作するように設定されていることから、トランジスタQ1の抵抗値が増大し、フォトダイオードPDの寄生容量Cとの時定数が大きくなってその寄生容量Cに蓄積された電荷を放電するのに時間がかかるようになる。そのため、入射光 L_s の光量が少なくなるにしたがって、残像が長時間にわたって観測されることになる。

【0006】

図5は、フォトダイオードPDのセンサ電流が $1E-10A$ から $1E-15A$ まで急激に変化した場合の電圧信号 V_{pd} の変化特性を示している。

【0007】

この特性から、フォトダイオードPDへの入射光 L_s の光量が少ない $1E-1$

2 A 程度のセンサ電流では、 $1/30 \text{ sec}$ ごとに画信号 V_o を出力させるようにする場合、その時間内では電圧信号 V_{pd} が飽和しないことがわかる。

【0008】

したがって、フォトダイオード PD の入射光 L_s の光量が少ないときのセンサ電流に応じた電圧信号 V_{pd} の飽和時間が長くなるため、図 12 に示すような画信号読出し信号 V_s のパルスタイミングで画信号 V_o の読み出しを行うと、当初ほど大きなレベルの出力が残像となってあらわれる。なお、図 12 中、 V_{pd}' は増幅用のトランジスタ Q2 によって反転増幅された電圧信号を示している。

【0009】

【課題を解決するための手段】

本発明は、光信号を検出して電気信号に変換する光電変換素子の寄生容量の充放電を行わせる MOS 型トランジスタのゲート電圧をオーバフロードレインとして機能させるためのレベルに固定して、光電変換素子のセンサ電流を弱反転状態で対数出力特性をもって電圧信号に変換するようにした光センサ回路をイメージセンサの画素単位に用いるようにしている。そして、その場合、各光センサ回路において光信号を検出する際に前記 MOS 型トランジスタのドレイン電圧を所定時間だけ定常値よりも低く設定して、光電変換素子の寄生容量に蓄積された電荷を放電させて初期化することにより、センサ電流に急激な変化が生じても即座にそのときの入射光の光量に応じた電圧信号が得られるようにして、入射光の光量が少ない場合でも残像を生ずることがないような手段を講ずるようにしている。

【0010】

その際、特に本発明では、光センサ回路からなる画素をマトリクス状に複数配設して、各 1 ライン分の画素列を順次選択する画素列選択回路およびその選択された画素列における各画素を順次選択する画素選択回路によって各画信号の時系列的な読出し走査を行わせるようにしたイメージセンサにあって、各画信号の読出し走査に応じた適切なタイミングをもって各画素の初期化を行わせるべく、各 1 ライン分の画素列の選択に先がけて、そのときの選択の対象となる画素列における各画素の前記 MOS 型トランジスタのドレイン電圧を所定時間だけ定常よりも低い値に切り換えて、前記光電変換素子の寄生容量に蓄積された電荷を放電さ

せる電圧切換回路を設けるようにしている。

【0011】

【実施例】

図1は、本発明によるイメージセンサに用いられる1画素分の光センサ回路を示している。

【0012】

その光センサ回路は、入射光 L_s の光量に応じたセンサ電流を生ずるフォトダイオードPDと、その寄生容量 C の充放電を行わせるためのトランジスタ Q_1 と、フォトダイオードPDの端子電圧 V_{pd} を増幅するトランジスタ Q_2 と、画信号読出し信号 V_s のパルスタイミングでもって画信号 V_o を出力するMOSトランジスタ Q_3 とからなっている。そして、トランジスタ Q_1 のゲート電圧 V_G をオーバフロードレインとして機能させるためのレベルに固定して、フォトダイオードPDに流れるセンサ電流を弱反転状態で対数出力特性をもって電圧信号に変換させるようにしている。

【0013】

このような光センサ回路にあって、特に本発明では、光信号を検出する際にMOS型トランジスタ Q_1 のドレイン電圧 V_D を所定時間だけ定常値よりも低く設定して、フォトダイオードPDの寄生容量 C に蓄積された電荷を放電させて初期化することにより、センサ電流に急激な変化が生じても即座にそのときの入射光量に応じた電圧信号が得られるようにして、入射光 L_s の光量が少ない場合でも残像を生ずることがないようにしている。

【0014】

図2は、そのときの光センサ回路における各部信号のタイムチャートを示している。ここで、 t_1 は初期化のタイミングを、 t_2 は光信号検出のタイミングを示している。トランジスタ Q_1 のドレイン電圧 V_D を定常値（ハイレベル H ）から低い電圧（ローレベル L ）に切り換える所定時間 t_m としては、例えば1画素分の読出し速度が 100 nsec 程度の場合に $5\text{ }\mu\text{sec}$ 程度に設定される。図中、 T はフォトダイオードPDの寄生容量 C の蓄積期間を示しており、その蓄積期間 T はNTSC信号の場合 $1/30\text{ sec}$ （または $1/60\text{ sec}$ ）程度とな

る。

【 0 0 1 5 】

このようなものにあつて、初期化時にMOSトランジスタQ1のドレイン電圧VDがローレベルLに切り換えられると、そのときのゲート電圧VGとドレイン電圧VDとの間の電位差がトランジスタQ1のしきい値よりも大きければトランジスタQ1が低抵抗状態になる。それにより、そのときのソース側の電位がドレイン電圧VDと同じになり（実際にはしきい値分の電位差が残る）、フォトダイオードPDの接合容量Cが放電状態になる。

【 0 0 1 6 】

図3は、初期化時におけるトランジスタQ1の電荷qの流れによる動作状態を模擬的に示している。

【 0 0 1 7 】

そして、 t_m 時間の経過後にそのドレイン電圧VDが定常のハイレベルHに切り換えられて光信号の検出が行われると、ソース側の電位がドレイン電圧VDよりも低くなって、そのときのゲート電圧VGとドレイン電圧VDとの間の電位差がしきい値よりも大きければMOSトランジスタQ1が低抵抗状態になり、フォトダイオードPDの接合容量Cが充電状態になる。

【 0 0 1 8 】

図4は、光信号検出時におけるトランジスタQ1の電荷qの流れによる動作状態を模擬的に示している。

【 0 0 1 9 】

このように光信号の検出に先がけてフォトダイオードPDの接合容量Cを放電させて初期化したのちにその接合容量Cを充電させるようにすると、その初期化のタイミングから一定の時間経過した時点での出力電圧（フォトダイオードPDの端子電圧） V_{pd} は入射光 L_s の光量に応じた値となる。すなわち、初期化後には入射光 L_s の光量の変化に追従した一定の時定数による放電特性が得られるようになる。

【 0 0 2 0 】

その際、長時間放置すればドレイン電圧VDからトランジスタQ1を通して供

給される電流とフォトダイオードPDを流れる電流とは同じになるが、前に残った電荷がなければ常に同じ放電特性が得られるので残像が生ずることがなくなる。

【0021】

したがって、初期化してから一定の時間を定めて光信号を検出するようにすれば、入射光 L_s の光量に応じた残像のない画信号 V_o を得ることができるようになる。

【0022】

図5はフォトダイオードPDのセンサ電流が $1E-10A$ から $1E-15A$ まで急激に変化した場合の電圧信号 V_{pd} の変化特性にあって、初期化してから一定の時間 $1/30sec$ 経過後に光信号の検出のタイミングを設定したときを示している。

【0023】

図6は、 $1/30sec$ のタイミングで光信号の読み出しをくり返し行わせたときの電圧信号 V_{pd} の増幅信号の特性を示している。これによれば、 $1/30sec$ ごとに得られる信号特性はフォトダイオードPDへの入射光 L_s の光量に応じたセンサ電流に即したものとなり、残像の影響がないことがわかる。

【0024】

図7は、フォトダイオードPDへの入射光 L_s の光量を変化させたときの画素信号 V_o の出力特性を示している。これによれば、フォトダイオードPDのセンサ電流が $1E-13A$ 以上では完全に対数出力特性となっていることがわかる。また、センサ電流が $1E-13A$ 以下の領域では対数特性から外れるものの、残像のない出力が得られることがわかる。

【0025】

また、トランジスタQ1のドレイン電圧 V_D を低下させるときのローレベル L の値を調整すると、完全にトランジスタQ1を低抵抗状態にできるまで電圧を下げれば図7中(a)で示すような出力特性が得られる。しかし、その制御電圧 V_D をゲート電圧 V_G と同一になるように設定すると、図7中(b)で示すような通常の対数出力特性が得られることになる。



【 0 0 2 6 】

したがって、図 7 中 (a) で示す出力特性の場合には、残像はないが、光量が少ないときに感度が小さくなる。図 7 中 (b) で示す対数出力特性の場合には、光量が少ないときでも感度は大きい、残像が顕著になる。すなわち、感度と残像との間にはトレードオフの関係が成立する。

【 0 0 2 7 】

したがって、図 7 中 (a) で示す出力特性と図 7 中 (b) で示す対数出力特性との中間の領域に出力特性がくるようにトランジスタ Q 1 のドレイン電圧 V D を調整することにより、残像を問題にしない用途では感度を優先するような設定とし、残像が問題となる用途では残像をなくすことを優先とするような設定とすることができるようになる。実際には、用途に応じて問題にならない残像の程度に応じてドレイン電圧 V D を調整して、感度を可能な限り大きく設定するようにすることが考えられる。

【 0 0 2 8 】

本発明は、このような光センサ回路を画素単位として、画素をマトリクス状に複数配設して、各画信号の時系列的な読出し走査を行わせるようにしたイメージセンサにあって、各画信号の読出し走査に応じた適切なタイミングをもって各画素の初期化を行わせることができるように構築したものである。

【 0 0 2 9 】

図 8 は、本発明によるイメージセンサの一実施例を示している。

【 0 0 3 0 】

そのイメージセンサは、その基本的な構成が、例えば、D 1 1 ~ D 4 4 からなる 4 × 4 の画素をマトリクス状に配設して、各 1 ライン分の画素列を画素列選択回路 1 から順次出力される選択信号 L S 1 ~ L S 4 によって選択し、その選択された画素列における各画素を、画素選択回路 2 から順次出力される選択信号 D S 1 ~ D S 4 によってスイッチ群 3 における各対応するスイッチ S W 1 ~ S W 4 が逐次オン状態にされることによって各画信号 V o が時系列的に読み出されるようになっている。図中、4 は各画素における前記トランジスタ Q 1 のゲート電圧 V G 用電源であり、6 はドレイン電圧 V D 用電源である。



【 0 0 3 1 】

そして、そのイメージセンサにあって、特に、本発明では、各 1 ライン分の画素列の選択に際して、その選択された画素列における各画素の前記トランジスタ Q 1 のドレイン電圧 V D を所定のタイミングをもって定常時のハイレベル H および初期化時のローレベル L に切り換える電圧切換回路 5 を設けるようにしている。

【 0 0 3 2 】

このように構成された本発明によるイメージセンサの動作について、図 9 に示す各部信号のタイムチャートとともに、以下説明をする。

【 0 0 3 3 】

まず、画素列選択信号 L S 1 がハイレベル H になると、それに対応する D 1 1 , D 1 2 , D 1 3 , D 1 4 からなる第 1 の画素列が選択される。そして、L S 1 がハイレベル H になっている一定期間 T 1 のあいだ画素選択信号 D S 1 ~ D S 4 が順次ハイレベル H になって、各画素 D 1 1 , D 1 2 , D 1 3 , D 1 4 の画信号 V o が順次読み出される。

【 0 0 3 4 】

次いで、画素列選択信号 L S 1 がローレベル L になった時点で次の L S 2 がハイレベル H になると、それに対応する D 2 1 , D 2 2 , D 2 3 , D 2 4 からなる第 2 の画素列が選択される。そして、L S 2 がハイレベル H になっている一定期間 T 1 のあいだ画素選択信号 D S 1 ~ D S 4 が順次ハイレベル H になって、各画素 D 2 1 , D 2 2 , D 2 3 , D 2 4 の画信号 V o が順次読み出される。

【 0 0 3 5 】

以下同様に、画素列選択信号 L S 3 および L S 4 が連続的にハイレベル H になって各対応する第 3 および第 4 の画素列が順次選択され、L S 3 および L S 4 がそれぞれハイレベル H になっている一定期間 T 1 のあいだ画素選択信号 D S 1 ~ D S 4 が順次ハイレベル H になって、各画素 D 3 1 , D 3 2 , D 3 3 , D 3 4 および D 4 1 , D 4 2 , D 4 3 , D 4 4 の画信号 V o が順次読み出される。

【 0 0 3 6 】

また、画素列選択信号 L S 1 が T 1 期間後にローレベル L に立ち下がった時点

で、そのとき選択されている第1の画素列における各画素D11, D12, D13, D14のドレイン電圧VD1をそれまでのハイレベルHからローレベルLに所定時間T2のあいだ切り換えることによって各画素の初期化が行われ、1サイクル期間T3の経過後に行われる次サイクルにおける画信号の読出しにそなえる。

【0037】

次いで、画素列選択信号LS2がT1期間後にローレベルLに立ち下がった時点で、そのとき選択されている第2の画素列における各画素D21, D22, D23, D24のドレイン電圧VD1をそれまでのハイレベルHからローレベルLに所定時間T2のあいだ切り換えることによって各画素の初期化が行われ、1サイクル期間T3の経過後に行われる次サイクルにおける画信号の読出しにそなえる。

【0038】

以下同様に、画素列選択信号LS3およびLS4がそれぞれT1期間後にローレベルLに立ち下がった時点で、そのとき選択されている第3および第4の画素列にそれぞれ対応するドレイン電圧VD3をローレベルLに切り換えて各画素の初期化が行われ、1サイクル期間T3の経過後に行われる次サイクルにおける画信号の読出しにそなえる。

【0039】

なお、ここでは画素列選択信号LSX (X=1~4) がT1期間後にローレベルLに立ち下がった時点でドレイン電圧VDXをローレベルLに切り換えて初期化を行わせるようにしているが、その初期化のタイミングは画素列選択信号LSXがローレベルL状態にある画素列選択の休止期間T4中であればよい。

【0040】

以上のような各部信号の発生のタイミングは、図示しないECUの制御下で画素列選択回路1、画素選択回路2および電圧切換回路5の駆動を行わせることによって決定されるようになっている。

【0041】

このように、各画信号の読出し走査に応じた適切なタイミングをもって各画素

の初期化を行わせることによって、イメージセンサ全体としての蓄積時間の過不足を低減できるようになる。

【0042】

しかして、本発明によれば、残像がなく、ダイナミックレンジの広い対数出力特性をもったイメージセンサを実現できるようになる。

【0043】

また、図10は、本発明によるイメージセンサの他の実施例を示している。

【0044】

この場合には、各選択される1ライン分の画素列における各画素の出力側に、それぞれサンプルアンドホールド回路SH1～SH4を設けるようにしている。

【0045】

そして、図11に示すように、図示しないECUの制御下において、各画素列選択信号LS1～LS4が出されるタイミングで各サンプルアンドホールド回路SH1～SH4にサンプルアンドホールド信号SHSがそれぞれ与えられて、各選択された1ライン分の画素列における各画素の画信号Voが逐次保持されるようになっている。

【0046】

しかして、このような構成によれば、各選択された1ライン分の画素列における各画素の画信号Voの出力を安定して行わせることができるようになる。

【0047】

【効果】

以上、本発明は、入射光量に応じて光電変換素子に流れるセンサ電流をMOS型トランジスタを用いて弱反転状態で対数出力特性をもって電圧信号に変換するようにした光センサ回路を画素単位として、複数の画素をマトリクス状に配設して、各1ライン分の画素列を順次選択する画素列選択回路およびその選択された画素列における各画素を順次選択する画素選択回路によって各画信号の時系列的な読出し走査を行わせるようにしたイメージセンサにおいて、各1ライン分の画素列の選択に先がけて、そのときの選択の対象となる画素列における各画素の前記MOS型トランジスタのドレイン電圧を所定時間だけ定常よりも低い値に切り

換えて、前記光電変換素子の寄生容量に蓄積された電荷を放電させる電圧切換回路を設けるようにしたもので、各画信号の読出し走査に応じた適切なタイミングをもって各画素の初期化を行わせることができ、センサ電流に急激な変化が生じても即座にそのときの入射光の光量に応じた電圧信号が得られて、入射光の光量が少ない場合でも残像を生ずるようなことがないという利点を有している。

【図面の簡単な説明】

【図 1】

本発明によるイメージセンサに用いられる 1 画素分の光センサ回路を示す電気回路図である。

【図 2】

光センサ回路における各部信号のタイムチャートである。

【図 3】

光センサ回路の初期化時におけるトランジスタ Q 1 の電荷 q の流れによる動作状態を模擬的に示す図である。

【図 4】

光センサ回路の光信号検出時におけるトランジスタ Q 1 の電荷 q の流れによる動作状態を模擬的に示す図である。

【図 5】

光センサ回路におけるフォトダイオード P D のセンサ電流が変化したときの各電圧信号 $V_{p d}$ の変化特性を示す図である。

【図 6】

光センサ回路において所定のタイミングで光信号の読み出しをくり返し行わせたとときの電圧信号 $V_{p d}$ の増幅信号の特性を示す図である。

【図 7】

光センサ回路においてフォトダイオード P D への入射光 L_s の光量を変化させたとときの画素信号 V_o の出力特性を示す図である。

【図 8】

本発明によるイメージセンサの一実施例を示すブロック構成図である。

【図 9】

その一実施例におけるイメージセンサの各部信号のタイムチャートである。

【図 1 0】

本発明によるイメージセンサの他の実施例を示すブロック構成図である。

【図 1 1】

その他の実施例におけるイメージセンサの各部信号のタイムチャートである。

【図 1 2】

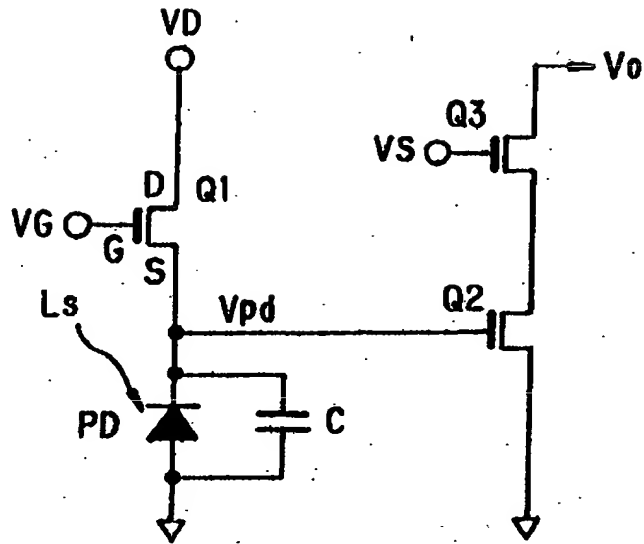
初期化を行わないときの光センサ回路における入射光量が少ないときに所定のタイミングで読み出される画信号の出力特性を示す図である。

【符号の説明】

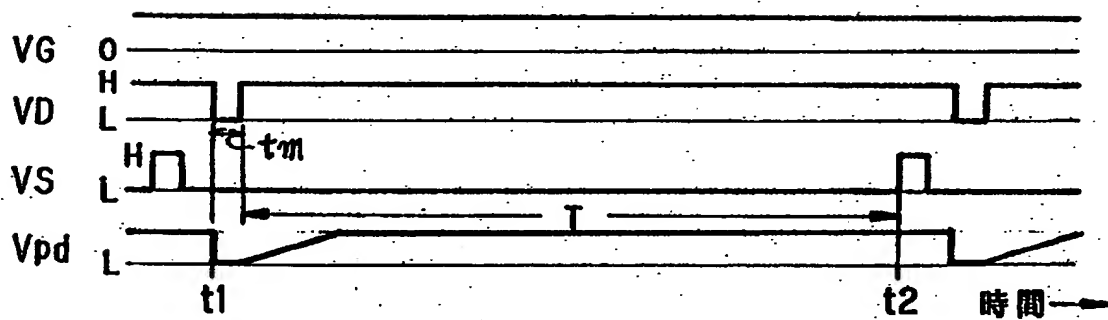
- 1 画素列選択回路
- 2 画素選択回路
- 3 画信号出力用スイッチ群
- 4 ゲート電圧用電源
- 5 電圧切換回路

【書類名】 図面

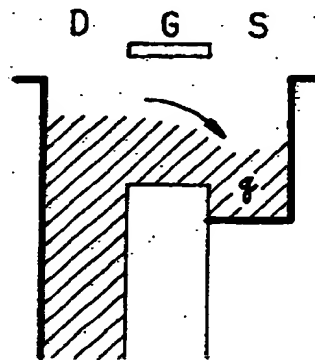
【図 1】



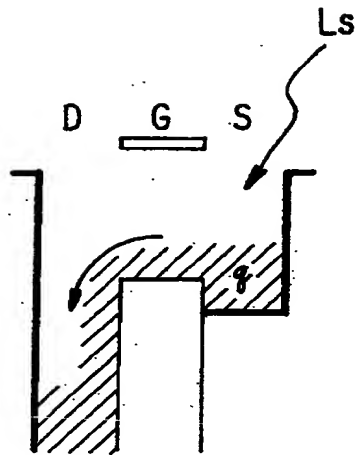
【図 2】



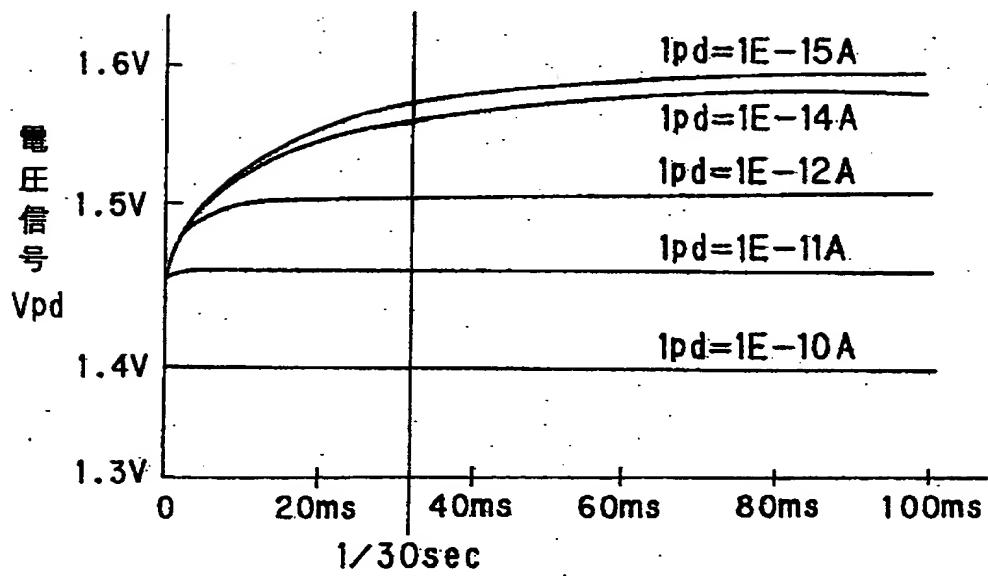
【図 3】



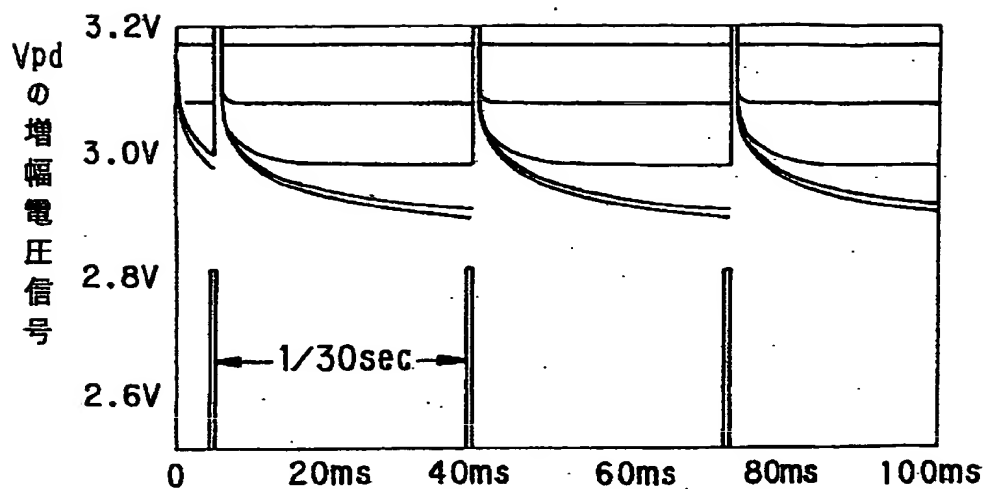
【図 4】



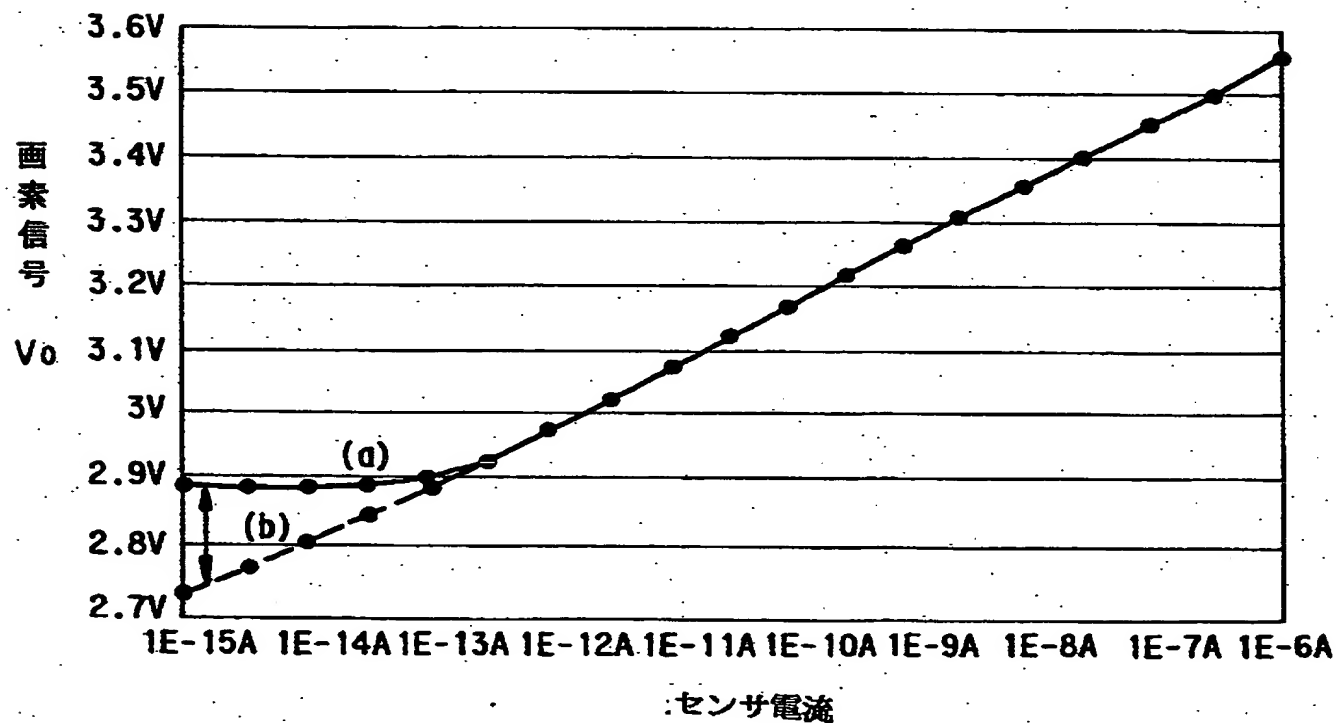
【図 5】



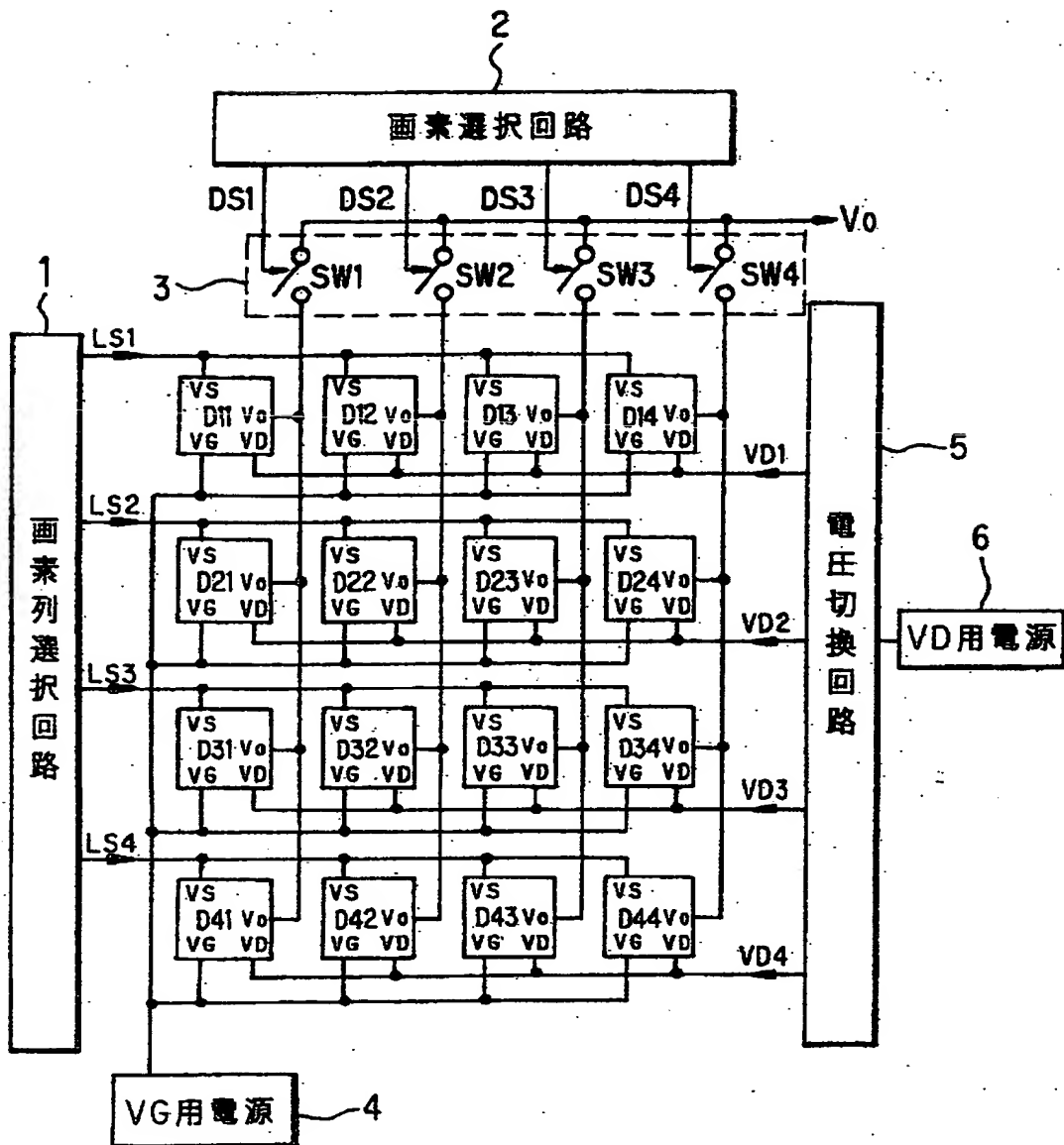
【図6】



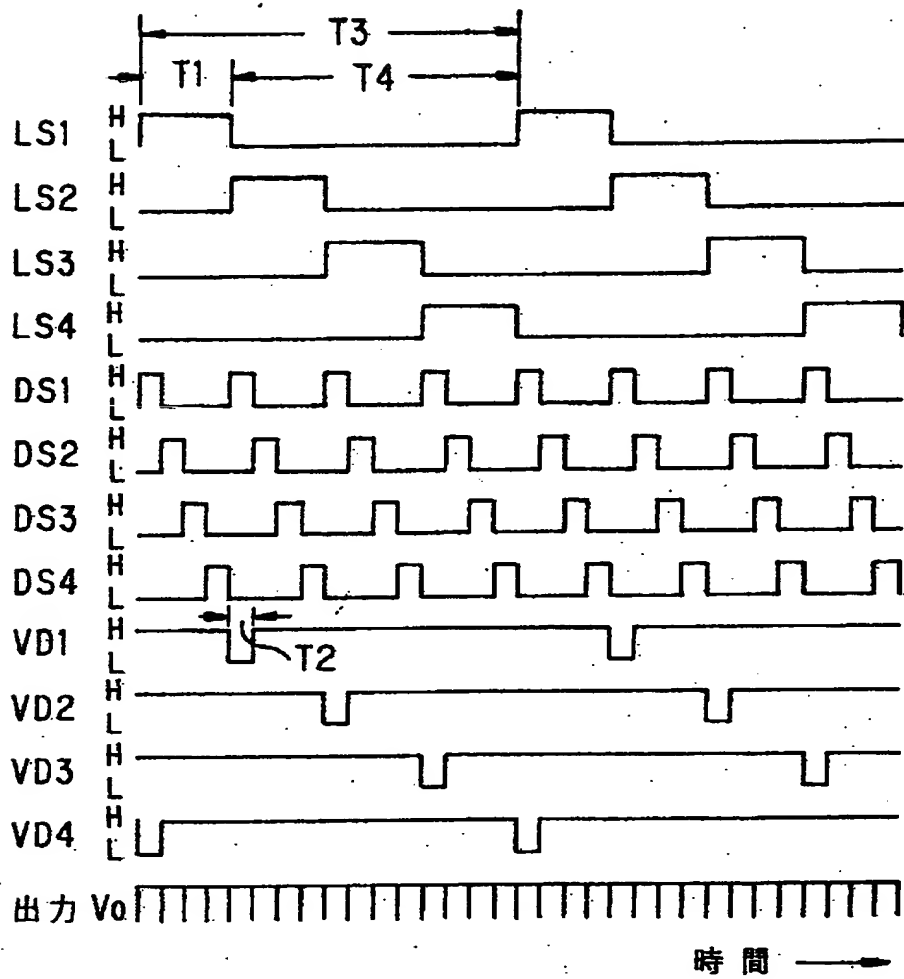
【図7】



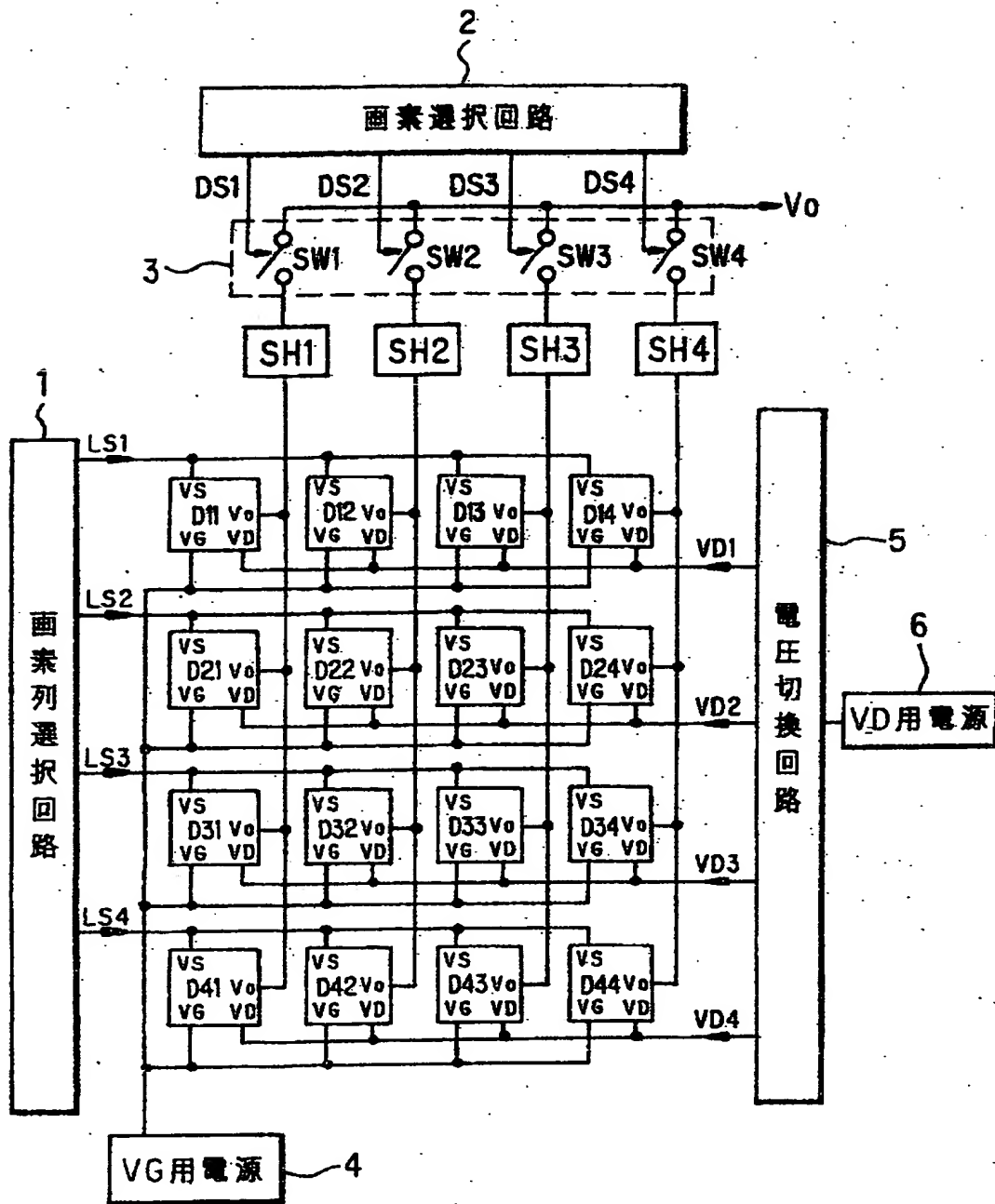
【図8】



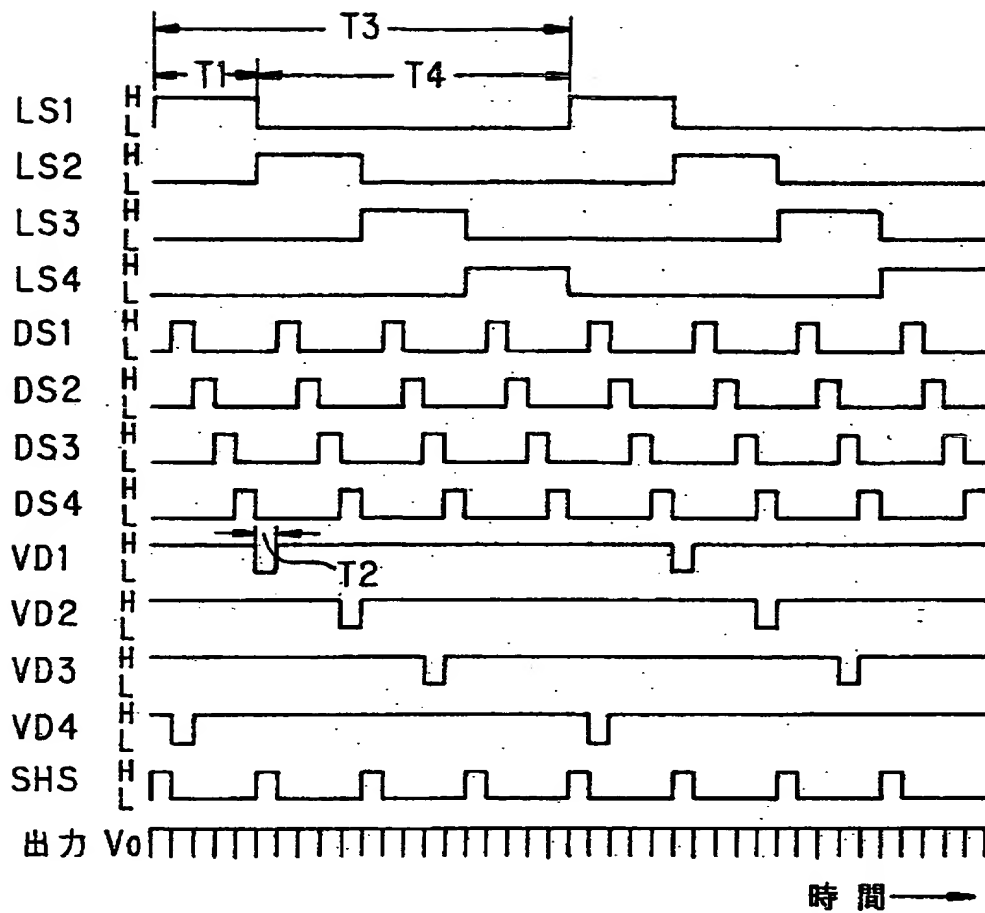
【図 9】



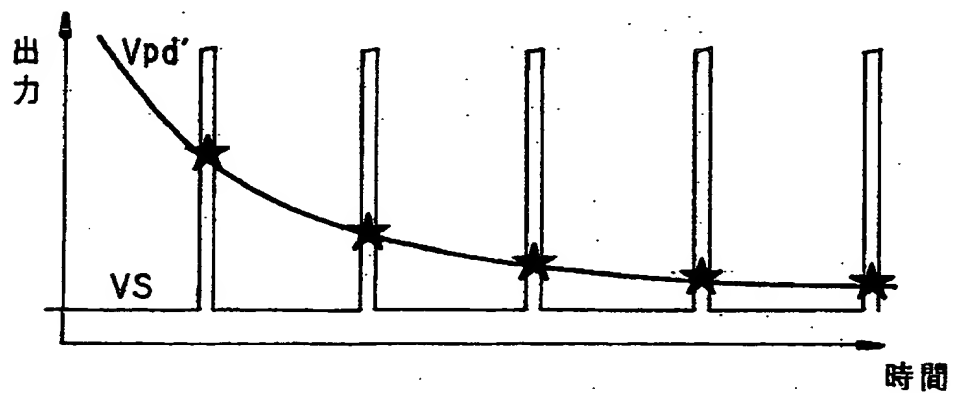
【図10】



【図 1 1】



【図 1 2】



【書類名】 要約書

【要約】

【目的】 各画信号の読出し走査に応じた適切なタイミングをもって各画素の初期化を行わせて、センサ電流に急激な変化が生じても即座にそのときの入射光の光量に応じた電圧信号が得られて、入射光の光量が少ない場合でも残像を生ずることがないようにする。

【構成】 入射光量に応じて光電変換素子に流れるセンサ電流をMOS型トランジスタを用いて弱反転状態で対数出力特性をもって電圧信号に変換するようにした光センサ回路を画素に用いたイメージセンサにおいて、各1ライン分の画素列の選択に先がけて、そのときの選択の対象となる画素列における各画素の前記MOS型トランジスタのドレイン電圧を所定時間だけ定常よりも低い値に切り換えて、前記光電変換素子の寄生容量に蓄積された電荷を放電させる電圧切換回路を設ける。

【選択図】 図8

認定・付加情報

特許出願の番号	特願2000-373539
受付番号	20002110040
書類名	特許願
担当官	第三担当上席 0092
作成日	平成13年 1月16日

<認定情報・付加情報>

【特許出願人】

【識別番号】 000005326

【住所又は居所】 東京都港区南青山二丁目1番1号

【氏名又は名称】 本田技研工業株式会社

【代理人】 申請人

【識別番号】 100077746

【住所又は居所】 神奈川県横浜市中区弁天通り2丁目25番地 関
内キャピタルビル6F

【氏名又は名称】 鳥井 清

出 願 人 履 歴 情 報

識別番号 [000005326]

1. 変更年月日 1990年 9月 6日

[変更理由] 新規登録

住 所 東京都港区南青山二丁目1番1号

氏 名 本田技研工業株式会社